

高速電力線通信 (HD-PLC) 「コンセント LAN」 HD-PLC (Power Line Communication)

要 旨

インターネットの急速な進展、普及を背景に、SOHO (Small Office/Home Office) および家庭内ネットワークの充実が図られてきた。また、ネットワークの高度化に伴い、マルチメディアコンテンツの充実が進み、ネットワーク機器への高速化の要求はますます高まっている。一方、ネットワーク機器のポータブル利用のために、特別な配線を必要としない電力線通信システムの利便性が認識され、電力線通信にも信頼性と高速性が求められてきた。ここでは、宅内電力線を使用した高速データ伝送技術で、ユビキタスホームネットワークを実現し、以下の特徴を持つ HD-PLC (Power Line Communication) アダプタ、HD-PLC モジュールとその技術について報告する。

- ① 配線工事不要 (コンセント LAN : すべての電源コンセントが情報コンセントへ)
- ② 簡単接続 (電源を差すだけでネットワーク接続完了)
- ③ AV 伝送の実現 (高い通信スループットと QoS (Quality of Service) を実現)

1. はじめに

2010 年、パナソニック (株) が提案していた HD-PLC 技術が、IEEE (The Institute of Electrical and Electronics Engineers, Inc.) において、IEEE 1901 の標準技術方式として承認された。HD-PLC アライアンス会員企業を中心に、この高速電力線通信技術により、ユビキタスホームネットワークを実現するために、IEEE 1901 準拠の PLC システム LSI や、これを活用した PLC アダプタ、機器組み込み用 PLC モジュールが販売されている。

本稿では、配線工事不要 (すべての電源コンセントが情報コンセント)、簡単接続 (電源を差すだけでネットワーク接続)、AV 伝送を実現 (高い通信スループットと QoS の実現) する HD-PLC 商品の事例と、HD-PLC が採用している PHY レイヤおよび MAC レイヤの技術を紹介する。

1.1. IEEE 1901 HD-PLC IP の概要

HD-PLC IP システムは、パナソニックシステムネットワークス（株）によりリリースされており、HD-PLC 仕様に完全準拠した PHY・MAC から構成される。この IP システムは、IEEE 1901 の Wavelet MAC・PHY および共存仕様である (ISP) に準拠している。

- 上位 MAC 層のソフトウェア部は、ANSI 'C' で実装されている。
- MAC 層のソフトウェア部は、アセンブラで実装されており、マイクロコードエンジン上で実行される。
- PHY・MAC ハードウェアは、合成可能なハードウェア記述言語で実装されている。

HD-PLC IP システムは、アプリケーションプロセッサのサブシステムとして 1 チップソリューションやアプリケーションプロセッサの周辺機器として独立したチップとして動作させる事ができる。

図 1 は、独立した HD-PLC LSI のブロック構成の事例である。LSI 内部は、マイクロプロセッサ・PLC MAC ブロック・PLC PHY ブロック・Ether MAC ブロック等から構成される。また、HD-PLC LSI 周辺ブロックとして、PLC Analog Front-End、Ethernet PHY、SDRAM (Synchronous Dynamic Random Access Memory)、Flash ROM (Flash Read Only Memory) が接続される。

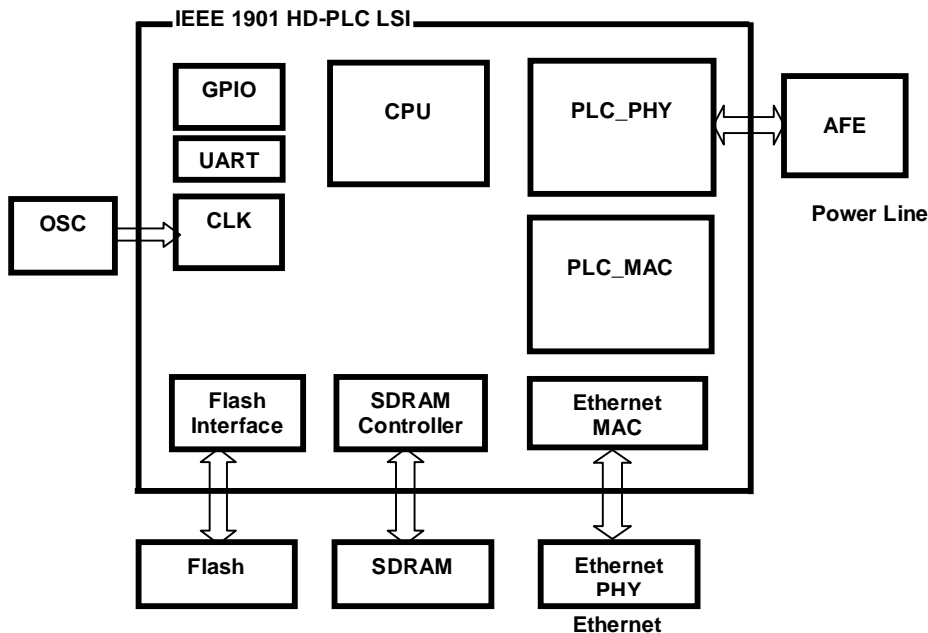


図 1. HD-PLC LSI のブロック構成の事例

1.2. HD-PLC LSI・HD-PLC アダプタ・HD-PLC モジュールの事例

表 1 に PLC アダプタの仕様概要を示す。図 2 に、PLC アダプタ(PLC-HP240EA)、PLC モジュール(DRT-J520)および HD-PLC LSI(KHN13200)事例の外観を示す。

PLC モジュール(DRT-J520)の外形は約 70 mm x 30 mm、HD-PLC LSI(KHN13200)は、AFE 部 A/D, D/A コンバータと PGA (Programmable Gain Amp.)が内蔵されている。

表 1 PLC Adaptor (PLC-HP240EA) の仕様概要

標準	IEEE 1901 HD-PLC
使用周波数帯域	2 MHz ~ 28 MHz
変調方式	Wavelet OFDM (32 PAM to 2 PAM)
通信速度	240 Mbps(最大変調速度)
アクセス方式	CSMA/CA, DVTP(Dynamic Virtual Token Passing)
セキュリティ	AES 128 ビット暗号化 (簡単設定)
誤り訂正	リードソロモンとビタビの接続符号、LDPC-CC
消費電力	2.3W



図 2 Adaptor PLC-HP240EA
(I-O DATA 製)

Module DRT-J520
(ミツミ電機製)

LSI KHN13200
(川崎マイクロエレクトロニクス製)

2. HD-PLC における物理層の技術

2.1. 物理層 (PHY) の概要

HD-PLC における PHY は、高効率伝送を実現できる Wavelet OFDM (Orthogonal Frequency Division Multiplexing) 技術を採用し、同時に既存システム (短波放送やアマチュア無線) との共存を可能としている。

Wavelet OFDM では、GI (Guard Interval) がないことや Sub-carrier 毎に適応変調を行うことにより、従来の OFDM 技術より、更に高効率な伝送が可能である。また、任意の Sub-carrier を不使用とすることで、所望の帯域に-35 dBc 以上の深いノッチを形成することができる。HD-PLC では、使用帯域 26 MHz で、およそ 240Mbps の PHY 速度を実現している。さらに、強固な誤り訂正符号やダイバーシチモードを採用することにより、劣悪な電力線伝送路においても、高品質で信頼性の高い通信を実現している。

2.2. Wavelet OFDM の時間波形

従来技術である FFT (Fast Fourier Transform) OFDM では、直交を保持するための GI と、各 Sub-carrier を低サイドローブ化するために必要な波形整形用の冗長信号が必要であった。Wavelet OFDM では、GI も波形整形用の冗長信号もなく、長いインパルス応答を有するフィルタにより構成される。その結果、図 3 に示すように各 Sub-carrier の時間波形は、直交を保ちながら重なり合って伝送される。また、各 Sub-carrier 間でも同様に直交は保持される。このように、Wavelet OFDM は高効率伝送に適した方式である。

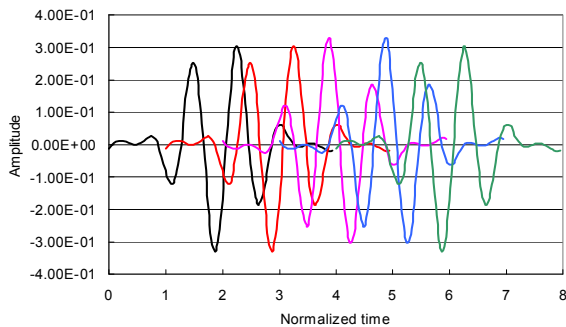


図 3 Sub-carrier の時間波形

2.3. Wavelet OFDM のスペクトラム

図 4 に、Wavelet OFDM のスペクトラムを示す。Wavelet OFDM では、図 3 に示すように長いインパルス応答を有するフィルタにより帯域制限を行うため、容易に -35 dBc 以上の低サイドローブが実現できる。その結果、既存システムからの狭帯域干渉が存在しても、その影響は数本の Sub-carrier のみであり、また、ICI (Inter-Carrier Interference) も低く抑えることができる。

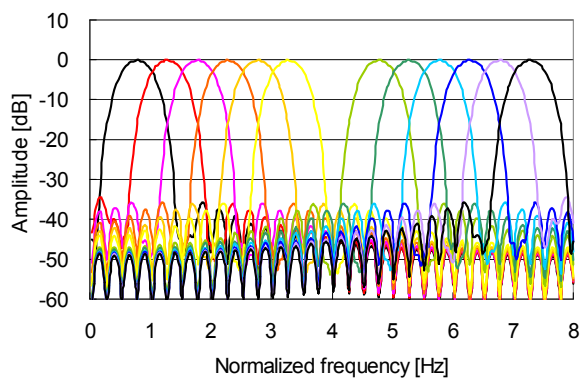


図 4 Wavelet OFDM のスペクトラム

さらに、図 5 に示すように任意の周波数帯域（第 5 図では北米アマチュア無線帯域にノッチを形成している）に存在する Sub-carrier を使用しないようにすることにより、35 dB 以上の減衰量をもつノッチが容易に形成可能である。

このように、既存システムと容易に共存できる Wavelet OFDM は PLC に適した方式である。

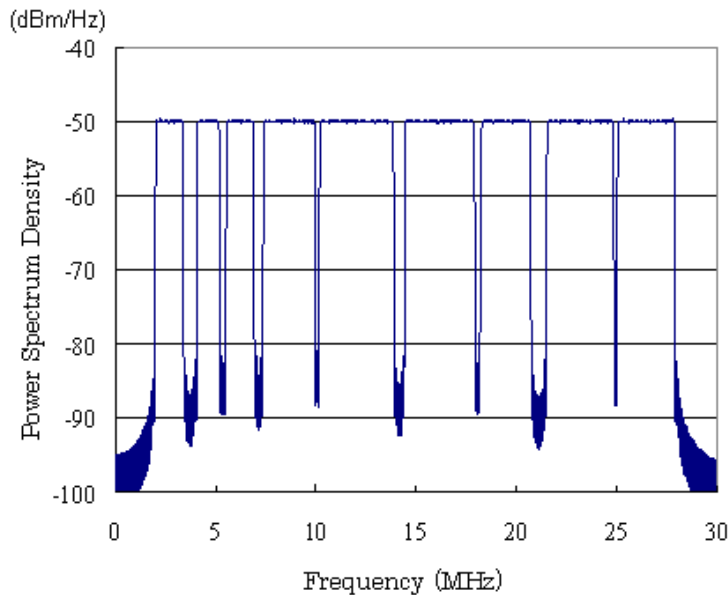


図5 HD-PLC の送信出力スペクトラム

3. HD-PLC におけるメディアアクセス制御

3.1. メディアアクセス制御 (MAC) の概要

HD-PLC における MAC は映像伝送を特に重視したアーキテクチャとなっており、通信品質保証 (QoS) 機能、伝送路推定機能や伝送効率を高める機能などを備えている。

3.2. MAC 層における通信品質サービス (QoS) のアーキテクチャ

HD-PLC には、メディアアクセスのために、スケジューリングを決定や制御を行う QoS 制御機能がある。QoS コントローラは、Beacon フレームを使用して、次の Beacon フレームまでのメディアアクセスのスケジューリングを各端末に通知する。図6に示すように、各 Beacon 間隔の間に、異なった 3つの時間ブロックがある。第1の時間ブロックは Beacon 専用期間で、HD-PLC マスター端末が Beacon フレームを送信できる専用の時間である。第2の時間ブロックは Contention Free Period (CFP) で、帯域予約された HD-PLC 端末のみが送信できる専用の時間である。第3の時間ブロックは Contention Period (CP) で、「ベストエフォート」サービスとなるが、送信フレームの優先制御も可能である。HD-PLC では、16 レベルの優先制御が可能で、そのうち8レベルがユーザーに公開されている。TDMA チャネルアクセスは、CFP 期間において実現されるが、オプションサービスとなっている。

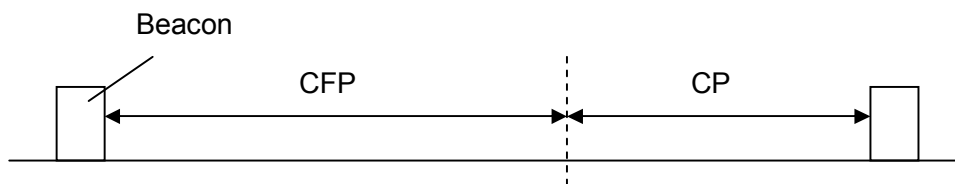


図6 スケジューリング

3.3. CSMA/CA

HD-PLC の基本的なメディアアクセスプロトコルは、CSMA/CA (carrier sense multiple access with collision avoidance) である。CSMA/CA とは、電力線通信のように、各端末の送信フレームの衝突を検出できない通信メディアの場合、他端末の送信フレーム終了後、一定時間以上継続して空いていることを確認してからフレームを送信する機構のことである。CSMA/CA モードにおける QoS 制御は、図 7 に示すように、CIFS (Contention Inter-Frame Space) に続く gap state と CONTENTION state を活用して行われる。優先度の高いフレームは、GAP state により送信の機会を得られるが、優先度の低いフレームは、GAP state の終了まで、送信の機会が与えられない。このようにバックオフ時間調整により優先度を制御して QoS サービスを実現する機構をプライオリティ CSMA/CA と呼ぶ。

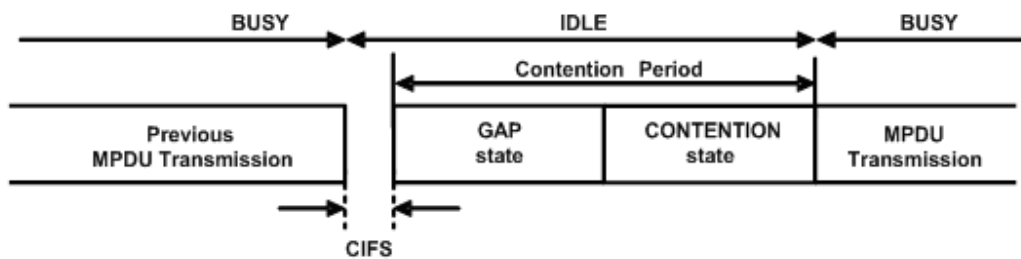


図 7 プリオリティ CSMA/CA によるメディア制御

3.4. Dynamic Virtual Token Passing (DVTP)

DVTP (Dynamic Virtual Token Passing) は、CSMA/CAを基本としているが、PLCネットワーク内において、擬似的にTokenを共有することにより、当該Token IDにより指定された端末のみが送信機会を得られるようにした効率の良いメディアアクセス制御機構である。図 8 に示すように、各端末からの送信フレーム完了後、Token IDは、1 slotを50 μ Sとして、インクリメントされていく。Tokenは、信号が実際に送信されているものではなく、各端末が自ら管理しているものである。Token IDが一致した端末のみがフレーム送信の機会を与えられ、送信データがあれば、フレームが送信されるが、なければToken IDがインクリメントされる。このようにして、フレームの衝突が回避される。優先制御は、アクティブなToken IDの数とプライオリティに応じた待ち時間(Token IDが一致した時の送信機会の制御)を発生させることで実施する。

DVTPが利用されている時は、プライオリティCSMA/CAは、利用されない。

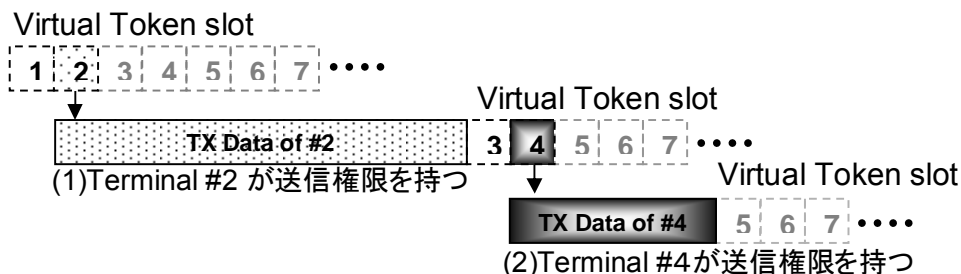


図 8 DVTP によるメディア制御

3.5. フレーム連結

物理層（PHY）速度が大きくなるほどフレームにおけるペイロード部が占める時間は少なくなり、所定時間が必要なヘッダや frame 間ギャップは無視できないほど大きなオーバーヘッドとなる。そこで、HD-PLC の MAC では、図 9 に示すように最大 60 個のセグメントブロックから 1 つのコンテナブロックを構成可能とすることで、複数の Ethernet パケットをまとめてフレームを構成することによりオーバーヘッドを削減し伝送効率を向上させた。それぞれのセグメントブロックは、最大 31 個の MSDU を連結可能である。

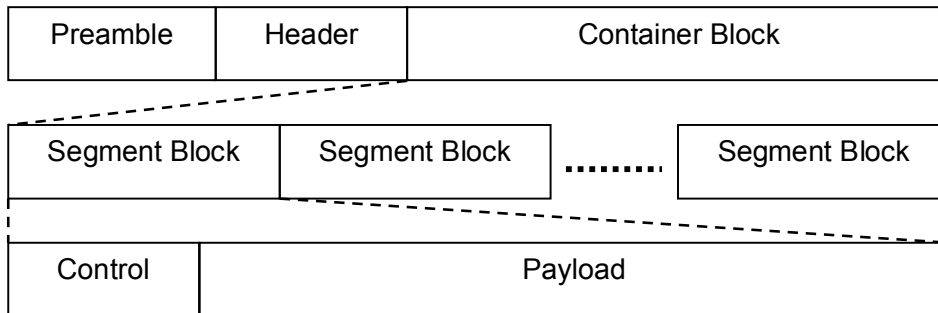


図 9 フレームの構成

また、誤り発生時には選択再送により効率を向上させている。図 10 に、8 連結された場合のフレームを示している。最初のフレームで 2、4、5 のセグメントブロックがエラーとなった場合、応答フレームで受信側から送信側にその情報を伝達する。応答フレームには全セグメントブロックの NAK/ACK (Negative Acknowledgment / Acknowledgment) が含まれる。次のフレームでエラーであった 2、4、5 のデータを選択するとともに、9 以降のデータを連結して送信する。

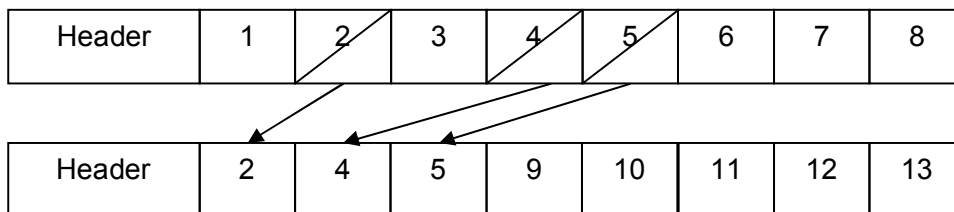


図 10 選択再送 (Selective repeat ARQ)

4. 伝送路評価 (Channel Estimation)

電力線通信の特有の問題として伝送路変動がある (図 1 1)。例えば、電気機器の抜き差しによるスパイクノイズの発生や、家電機器の動作時・停止時で電源回路ノイズレベルが変化するなどの課題がある。

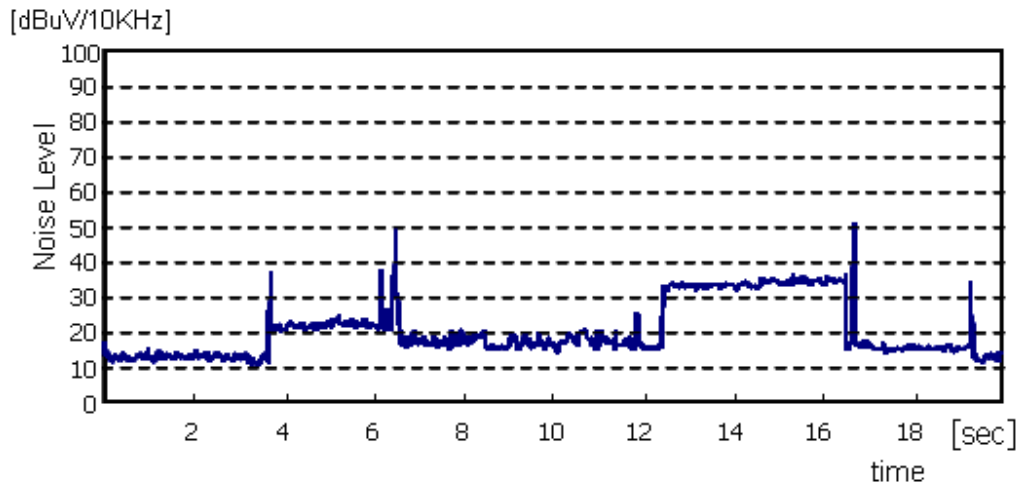


図 1 1 住宅内電力線の伝送路特性

このように、変化する電力線伝送路において、より高速・高品質な通信を確保するための伝送路評価機構が、Channel Estimation (CE) である。HD-PLC は、variable bit loading on each carrier for a Discrete Multi-tone (DMT) を採用しており、CE により、各通信相手先からの PLC 受信信号を各 Sub-carrier 毎にその品質を評価し、図 1 2 に示すように、適切な bit loading 値を決定し、通信の相手方に伝え、相互に高速・高品質な通信を行えるようにしている。

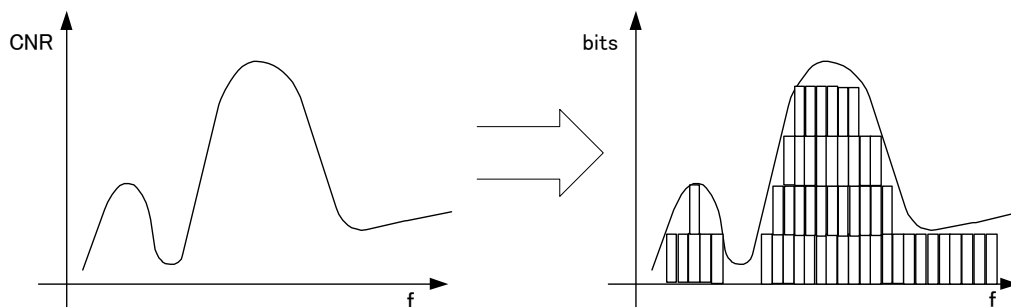


図 1 2 伝送路評価機構によって決定される DMT の事例

5. ISP (Inter system protocol) overview

ISP は、IEEE 1901 および ITU-T G.9972 に規定される異方式 PLC 間の共存方式で、Time Domain Multiplex (TDM)にて時間軸共存が行われる。ISP 信号は、PLC システムの存在、リソースの必要量と再同期要求に関する情報を伝達するのに用いられ、定期的に存在する ISP ウィンドウを用いて、ISP 共存信号の伝達が実施される。図 1 3 に示すように、各々の PLC システム区分毎に、ラウンドロビン (リソースを順番に利用する) 手法で、特定の ISP ウィンドウが割り当てられる。ISP は、アクセスシステム、IEEE 1901 で規定される WOFDM 方式、FFT 方式と ITU-T G.hn の 4 方式の PLC に対し TDM Unit を割り当てる。これらの 4 方式 PLC に対し、24AC サイクル毎に 1 回、ISP ウィンドウが指定される。表 2 に、ISP にて共存が図られる、各 PLC への TDM リソース割り当てを示す。この表では、HD-PLC は、IH-W と呼ばれている。

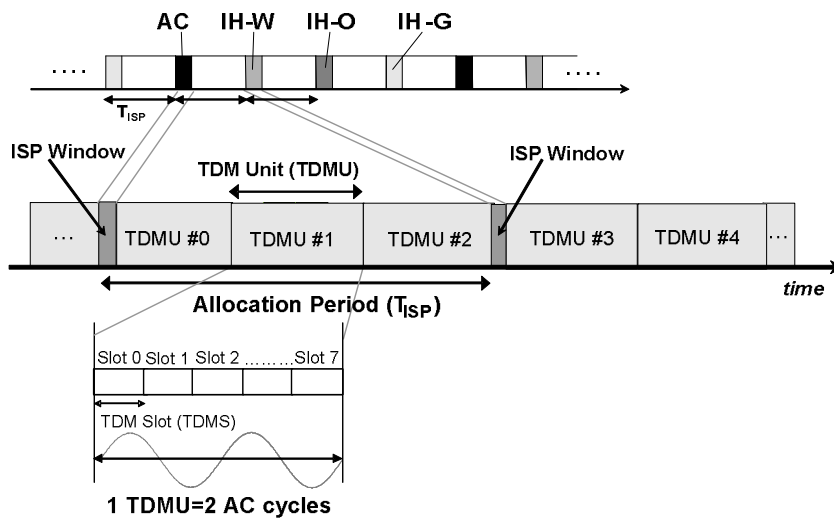


図 1 3 ISP による時分割割り当ての概要

表 2 分割時間 (リソース) の割り当て

Index	ISP Field					TDM Slot number							
	ACC	IH-W	IH-O	IH-G	BW	0	1	2	3	4	5	6	7
1	-	-	-	IH-G	-	IH-G	IH-G	IH-G	IH-G	IH-G	IH-G	IH-G	IH-G
2	-	IH-W	-	-	-	IH-W	IH-W	IH-W	IH-W	IH-W	IH-W	IH-W	IH-W
3	-	-	IH-O	-	-	IH-O	IH-O	IH-O	IH-O	IH-O	IH-O	IH-O	IH-O
4	-	IH-W	-	IH-G	-	IH-W	IH-W	IH-G	IH-W	IH-W	IH-G	IH-W	IH-G
5	-	IH-W	IH-O	-	-	IH-W	IH-W	IH-O	IH-O	IH-O	IH-W	IH-W	IH-O
6	-	-	IH-O	IH-G	-	IH-G	IH-O	IH-O	IH-O	IH-O	IH-G	IH-G	IH-G
7	-	IH-W	IH-O	IH-G	-	IH-W	IH-W	IH-O	IH-O	IH-O	IH-G	IH-G	IH-G
8	ACC	-	-	-	FB	ACC	ACC	ACC	ACC	ACC	ACC	ACC	ACC
9	ACC	-	-	IH-G	PB	IH-G	IH-G	IH-G	IH-G	ACC	ACC	IH-G	IH-G
10	ACC	-	-	IH-G	FB	IH-G	IH-G	IH-G	ACC	ACC	ACC	ACC	IH-G
11	ACC	IH-W	-	-	PB	IH-W	IH-W	IH-W	IH-W	ACC	ACC	IH-W	IH-W
12	ACC	IH-W	-	-	FB	IH-W	IH-W	IH-W	ACC	ACC	ACC	ACC	IH-W
13	ACC	-	IH-O	-	PB	IH-O	IH-O	IH-O	IH-O	ACC	ACC	IH-O	IH-O
14	ACC	-	IH-O	-	FB	IH-O	IH-O	IH-O	ACC	ACC	ACC	ACC	IH-O
15	ACC	IH-W	-	IH-G	PB	IH-W	IH-W	IH-G	IH-W	ACC	ACC	IH-G	IH-G
16	ACC	IH-W	-	IH-G	FB	IH-W	IH-W	IH-G	ACC	ACC	ACC	ACC	IH-G
17	ACC	IH-W	IH-O	-	PB	IH-W	IH-W	IH-O	IH-O	ACC	ACC	IH-W	IH-O
18	ACC	IH-W	IH-O	-	FB	IH-W	IH-W	IH-O	ACC	ACC	ACC	ACC	IH-O
19	ACC	-	IH-O	IH-G	PB	IH-G	IH-O	IH-O	IH-O	ACC	ACC	IH-G	IH-G
20	ACC	-	IH-O	IH-G	FB	IH-G	IH-O	IH-O	ACC	ACC	ACC	ACC	IH-G
21	ACC	IH-W	IH-O	IH-G	PB	IH-W	IH-W	IH-O	IH-O	ACC	ACC	IH-G	IH-G
22	ACC	IH-W	IH-O	IH-G	FB	IH-W	IH-W	IH-O	ACC	ACC	ACC	ACC	IH-G

6. ダイナミックノッチ

図 1 4 に示すように、ダイナミックノッチは、短波放送波に、HD-PLC の漏洩信号が干渉するのを除去する機構である。HD-PLC は、電力線を定期的に探索し ITU-R 短波帯域標準または地域標準に規定された帯域を探索し、短波放送の存在を確認すると当該帯域への PLC 信号の送出を停止する。また、伝送距離が近く、最大出力電力を出さなくても、高品質データ伝送ができる場合は、送信出力電力を必要最小限の出力に低下させる事ができる。

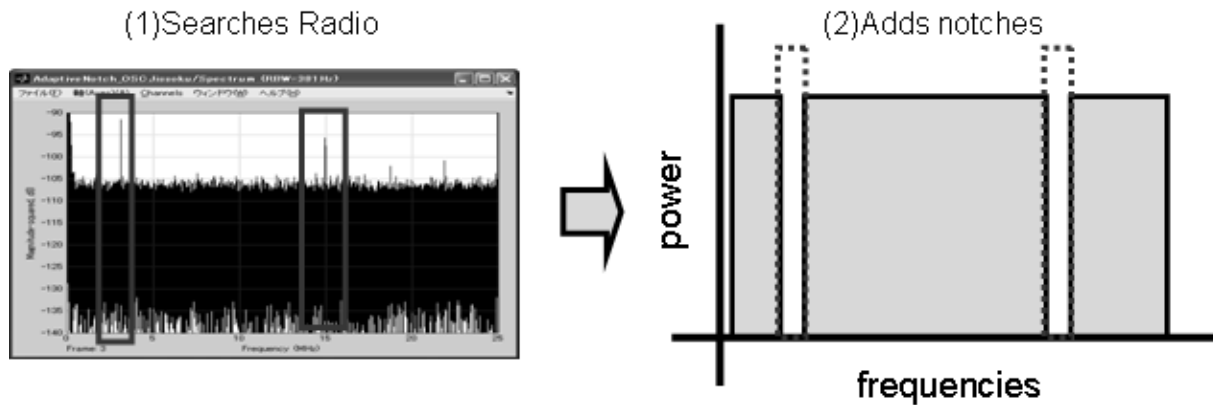


図 1 4 ダイナミックノッチ

7. まとめ

以上述べたように、IEEE 1901 HD-PLC の技術は、PHY には Wavelet OFDM 技術を使用し、高い周波数利用効率化とダイナミックノッチを実現した。MAC では、QoS 技術により、AV 伝送や VoIP (Voice over Internet Protocol) など異なるアプリケーションの高速伝送を達成し、安定かつ高セキュリティな「コンセント LAN」で優位性を確保することができる。