

## 高速電力線通信 (HD-PLC) 「どこでもリンク」 HD-PLC (Power Line Communication)

### 要 旨

インターネットの急速な進展、普及を背景に、SOHO (Small Office/Home Office) および家庭内ネットワークの充実が図られてきた。また、ネットワークの高度化に伴い、マルチメディアコンテンツの充実が進み、ネットワーク機器への高速化の要求はますます高まっている。一方、ネットワーク機器のポータブル利用のために、特別な配線を必要としない電力線通信システムの利便性が認識され、電力線通信にも信頼性と高速性が求められてきた。ここでは、宅内電力線を使用した高速データ伝送技術で、ユビキタスホームネットワークを実現し、以下の特徴を持つ HD-PLC (Power Line Communication) アダプタ、HD-PLC モジュールとその技術について報告する。

- ① 配線工事不要 (すべての電源コンセントが情報コンセント)
- ② 簡単接続 (電源を差すだけでネットワーク接続)
- ③ AV 伝送の実現 (高い通信スループットと QoS (Quality of Service) の実現)

### Abstract

The growing penetration of the internet throughout society has also brought advantages to SOHOs and home networks. As networks develop, the demand for more multimedia content has grown along with the demand for faster network equipment. It is also widely known that HD-PLC (power line communication) systems that do not require new cables to be installed are convenient for network use with portables, and that reliability and speed are main factors in power line communication. The PLC adaptor and the PLC module will enable ubiquitous home networking and include high-speed data transmission technology using home power lines. This report shows that the HD-PLC system ensures advantages through the link everywhere concept that features

- 1) No wiring needed (all power plugs perform as information plugs)
- 2) Easy connection (just plug-in and connect to network)
- 3) Achieving AV transmission (with high communication throughput and realizing QoS)

### 1. はじめに

パナソニックコミュニケーションズ (株) では、宅内電力線を使用した高速データ伝送技術により、ユビキタスホームネットワークを実現する PLC アダプタ、機器組み込み用 PLC モジュールを供給している。本稿では、配線工事不要 (すべての電源コンセントが情報コンセント)、簡単接続 (電源を差すだけでネットワーク接続)、AV 伝送を実現 (高い通信スループットと QoS の実現) するシステム LSI、PHY レイヤおよび MAC レイヤの技術を紹介する。

### 1.1 HD-PLC LSI の概要

HD-PLC/Ethernet™※ Bridge LSI 「MN1A94100RFY」は、32bit RISC (Reduced Instruction Set Computer) プロセッサを搭載しPHY (Physical) layerとMAC (Media Access Control) layerを1チップに集積したデジタルLSIである。第1表に、本LSIの諸元を示す。

Table 1: Specifications of the HD-PLC LSI

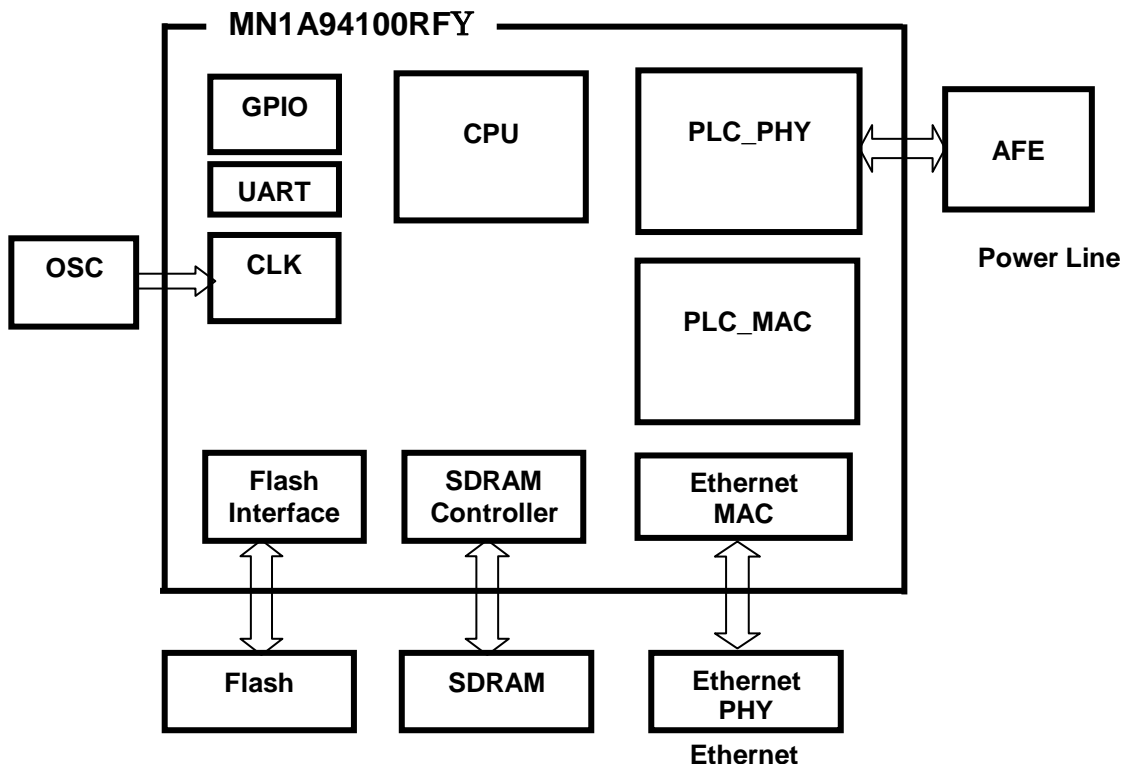
Process	110nm CMOS process
Package	128 pin 7mm x 7mm FBGA
Power supply voltage	3.3 V / 1.2 V
Operating temperature	-20° C ~ 85° C
Power consumed	Max. 600mW at operation, 100mW at standby

CMOS: Complementary Metal Oxide Semiconductor

FBGA: Fine pitch Ball Grid Array

本LSIは、第1図に示すブロックで構成されており、マイコン処理部・PHY処理部・MAC処理部に分かれている。LSI周辺には、PLCのアナログフロントエンドとEthernetのPHY、Memoryは、SDRAM (Synchronous Dynamic Random Access Memory) とFlash ROM (Flash Read Only Memory) を接続する。

\*富士ゼロックス (株) の登録商標



第1図 LSIブロック構成

## 1.2 PLCアダプタ・モジュールの概要

第2表にPLCアダプタの諸元を、第2図に本PLCアダプタの外観を示す。メイン基板サイズは、MMDPMS235の場合で、約70 mm×35 mmとなる。

第2表 PLCアダプタ (BL-PA510) の主要諸元

機能	Ethernet-PLC Bridge
使用周波数	2MHz ~28 MHz
PHY 最高速度	210 Mbps
LED	3 (MASTER、LAN、PLC)
Security	AES 128-bit Encryption by Auto Setting
I/F	Ethernet 10Base-T/100Base-TX x 1 port (RJ45)
使用温度	0° C ~40° C



第2図 HD-PLCアダプタ (BL-PA510) の外観 HD-PLCモジュール (MMDPMS235) の外観

## 2. HD-PLCにおける物理層の技術

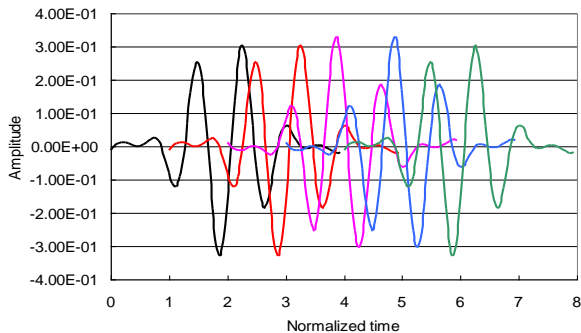
### 2.1 物理層 (PHY) の概要

HD-PLCにおけるPHYは、高効率伝送を実現できる Wavelet OFDM (Orthogonal Frequency Division Multiplexing) 技術を採用し、同時に既存システム (短波放送やアマチュア無線) との共存を可能としている。

Wavelet OFDMでは、GI (Guard Interval) がないことやサブキャリア毎の適応変調を行うことにより、高効率伝送が可能である。また、任意のサブキャリアを不使用とすることで、所望の帯域に35 dB以上の深いノッチを形成することができる (Flexible notch)。HD-PLCでは、使用帯域26 MHzで、アマチュア無線との共存用ノッチ形成時、およそ170 MbpsのPHY速度を実現している。さらに、強固な誤り訂正符号やダイバーシチモードを採用することにより、劣悪な電力線伝送路においても高品質、高信頼性通信を実現している。

### 2.1.1 Wavelet OFDM の時間波形

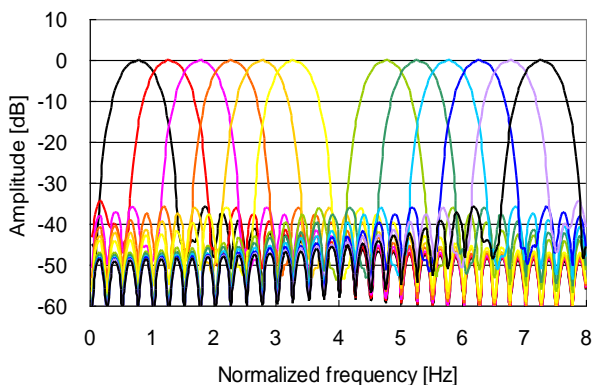
従来技術である FFT (Fast Fourier Transform) OFDM では、直交を保持するための GI と、各サブキャリアを低サイドローブ化するために必要な波形整形用の冗長信号が必要であった。Wavelet OFDM では、GI も波形整形用の冗長信号もなく、長いインパルス応答を有するフィルタにより構成される。その結果、第 3 図に示すように各サブキャリアの時間波形は、直交を保ちながら重なり合って伝送される。また、各サブキャリア間でも同様に直交は保持される。このように、Wavelet OFDM は高効率伝送に適した方式である。



第 3 図 サブキャリアの時間波形

### 2.1.2 Wavelet OFDM のスペクトラム

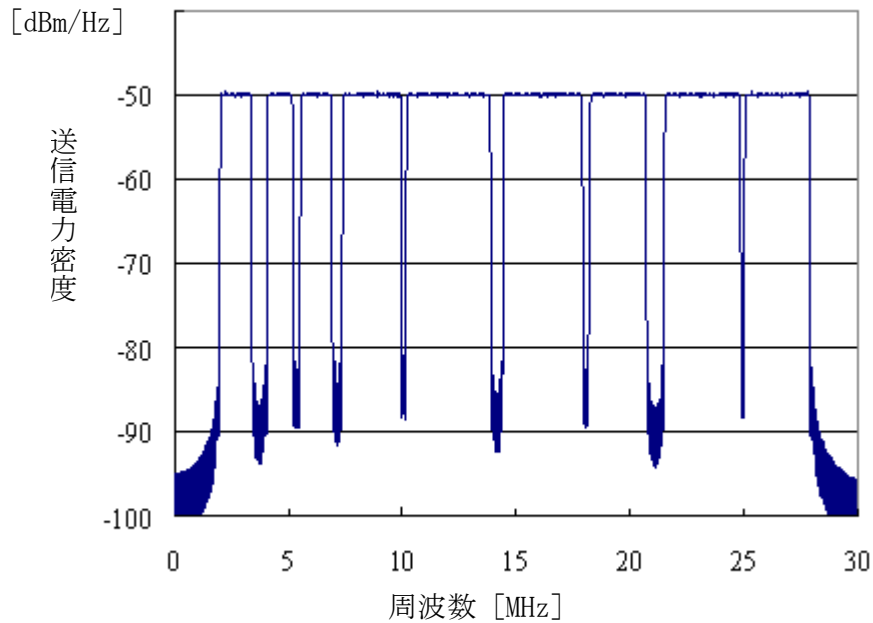
第 4 図に、Wavelet OFDM のスペクトラムを示す。Wavelet OFDM では、第 3 図に示すように長いインパルス応答を有するフィルタにより帯域制限を行うため、容易に 35 dB 以上の低サイドローブが実現できる。その結果、既存システムからの狭帯域干渉が存在しても、その影響は数本のサブキャリアのみであり、また、ICI (Inter-Carrier Interference) も低く抑えることができる。



第 4 図 Wavelet OFDM のスペクトラム

さらに、第 5 図に示すように任意の周波数帯域（第 5 図では北米アマチュア無線帯域にノッチを形成している）に存在する Sub-carrier を使用しないようにすることにより、35 dB 以上の減衰量をもつノッチが容易に形成可能である。

このように、既存システムと容易に共存できる Wavelet OFDM は PLC に適した方式である。



第 5 図 HD-PLC のスペクトラム

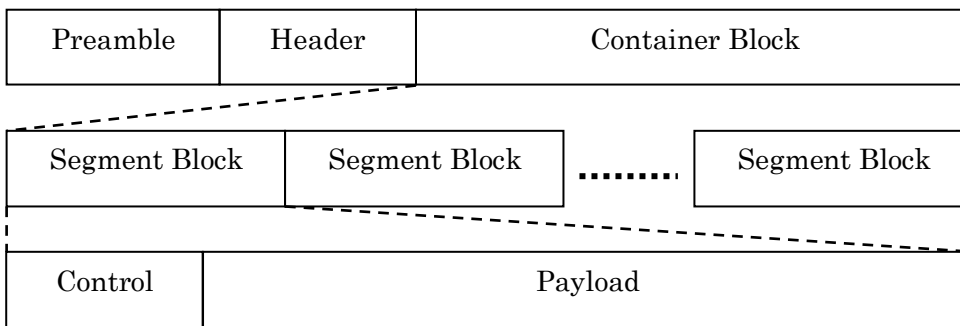
### 3. HD-PLC におけるメディアアクセス制御

#### 3.1 メディアアクセス制御 (MAC) の概要

HD-PLC における MAC は映像伝送を特に重視したアーキテクチャとなっており、通信品質保証 (QoS) 機能、伝送路推定機能や伝送効率を高める機能などを備えている。

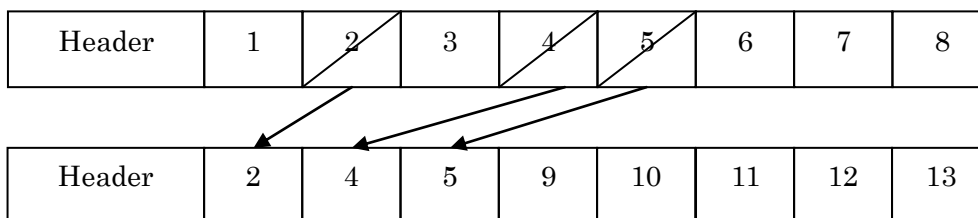
#### 3.2 フレーム伝送

物理層 (PHY) 速度が大きくなるほどフレームにおけるペイロード部が占める時間は少なくなり、所定時間が必要なヘッダや frame 間ギャップは無視できないほど大きなオーバーヘッドとなる。そこで、HD-PLC の MAC では、第 6 図に示すように最大 31 個のセグメントブロックから 1 つのコンテナブロックを構成可能とすることで、複数の IP (Internet Protocol) パケットをまとめてフレームを構成することによりオーバーヘッドを削減し伝送効率を向上させた。



第 6 図 フレーム構成

また、誤り発生時には選択再送により効率を向上させている。第 7 図に、8 連結された場合のフレームを示している。最初のフレームで 2、4、5 のセグメントブロックがエラーとなった場合、応答フレームで受信側から送信側にその情報を伝達する。応答フレームには全セグメントブロックの NAK/ACK (Negative Acknowledgment / Acknowledgment) が含まれる。次のフレームでエラーであった 2、4、5 のデータを選択するとともに、9 以降のデータを連結して送信する。



第 7 図 選択再送

### 3.3 品質保証 (QoS) アーキテクチャ

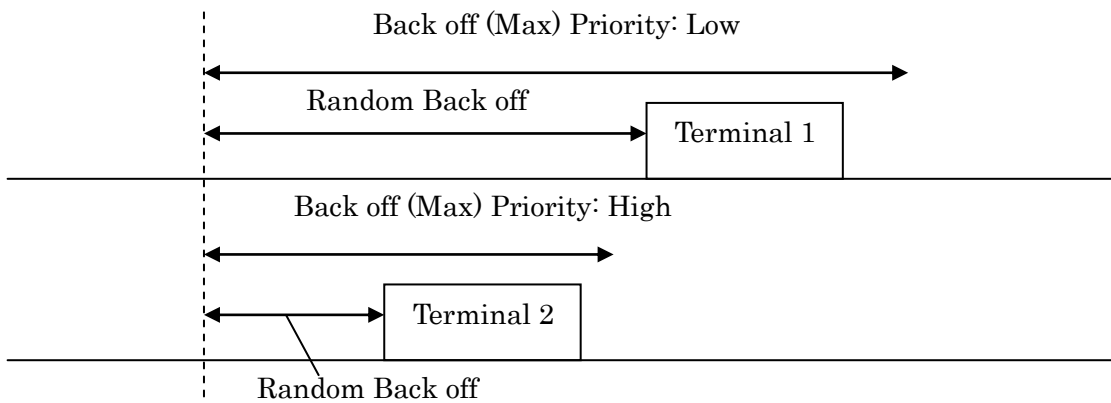
HD-PLC では、QoS の実現手法として、第 8 図に示すように Beacon 周期ごとに TDMA (Time Division Multiple Access) と CSMA (Carrier Sense Multiple Access) が混在するハイブリッドアーキテクチャを用いている。帯域保証するリンクを TDMA に割り当てて帯域を占有させる。



第 8 図 ハイブリッドアーキテクチャ

この際には、トラフィックに応じて TDMA の割り当てを動的に変更する高度なスケジューリングを行っている。

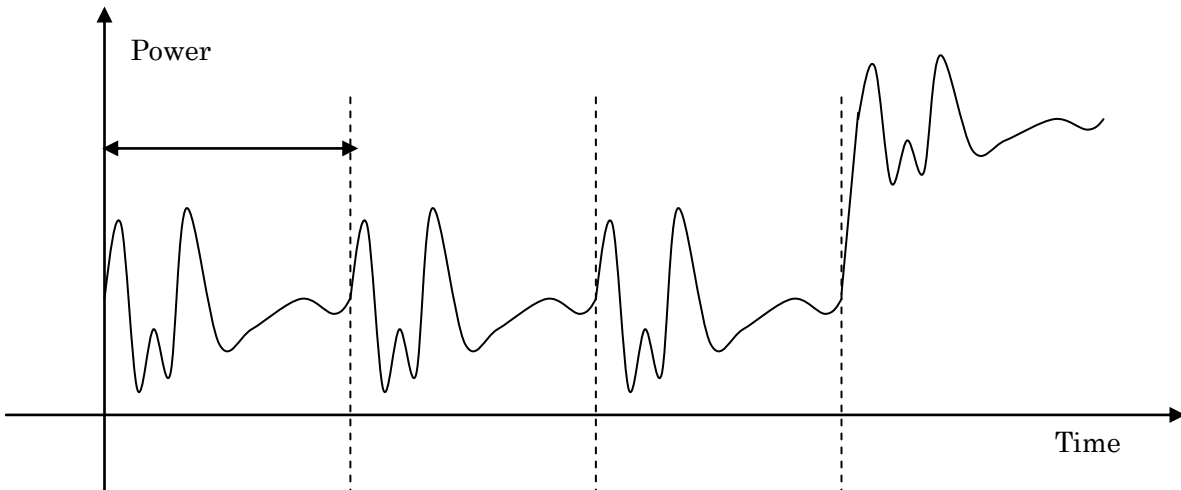
また、CSMA 区間においてもリンクごとの優先順位を IP ヘッダ内の「ToS (Type of Service)」や「DSCP (Differentiated Services Code Point)」、IEEE 802.1Q タグ内の「CoS (Class of Service)」などから決定し、それに基づいて CSMA 時のランダムバックオフを調整している (第 9 図)。



第 9 図 優先制御

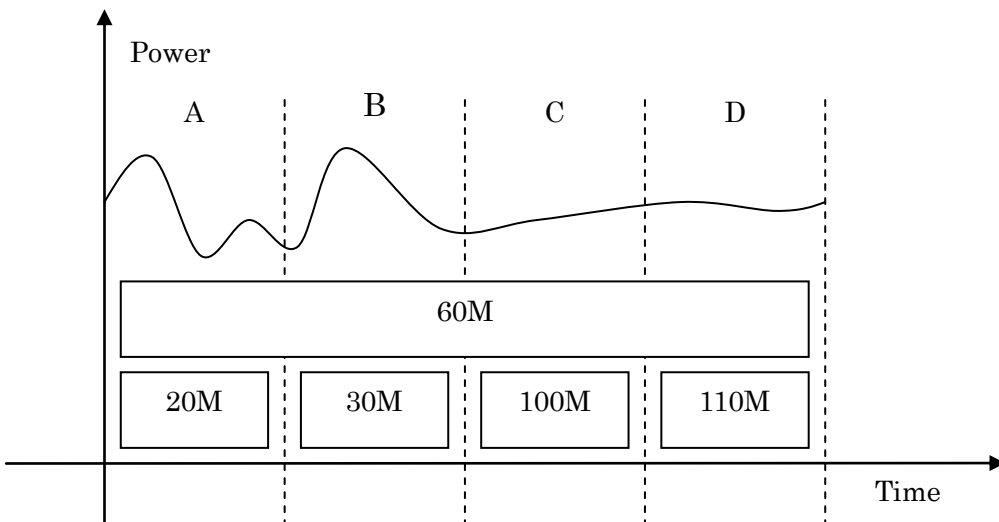
### 3.4 伝送パラメータ設定機構

電力線通信の特有の問題として伝送路変動がある (第 10 図)。例えば、電気機器の抜き差しや、電源回路に依存する周期ノイズ (電源の半周期に同期) の発生である。また、HD-PLC では物理層で DMT (Discrete Multi Tone: キャリアごとに可変ビット割り当てを行う) を採用しており、伝送路変動が生じると DMT の伝送パラメータを再設定しないと通信できなくなる。そのため、伝送パラメータの設定機構が重要である。



第 10 図 伝送路変動

第 11 図には、周期変動の一周期に対する伝送路状態に応じた最大伝送レートを示している（一周期の平均と各時間ブロックの伝送レート）。60 Mbps のパラメータでは A や B の区間ではエラーが生じ、C や D の区間では伝送できるので平均 30 Mbps の速度となる。ところが、C 区間の 100 Mbps のパラメータを採用すると同様な伝送により平均 50 Mbps の速度となる。HD-PLC では、最大の速度が出せるパラメータを選択して設定している。そのため、周期変動の影響を軽減し、物理層性能の最大化を実現した。



第 11 図 分割伝送路評価



#### 4. HD-PLC におけるソフトウェア構成

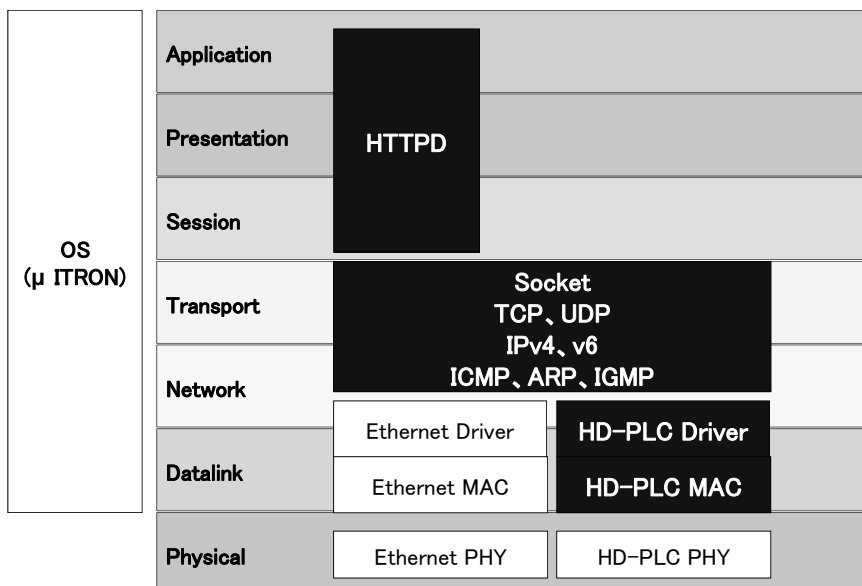
##### 4.1 ソフトウェア構成の概要

HD-PLC におけるソフトウェア構成はリアルタイム制御を重視したアーキテクチャとなっており、リアルタイム OS 内のタスク構成やデータ構造を CPU (Central Processing Unit) 負荷の低い設計とすることにより高速通信を可能としている。

HD-PLC のソフトウェアは、OSI (Open Systems Interconnection) 参照モデルのネットワーク層を境にした 2 層構成となっている。

上位層は、IP スタックと HTTPD (Hyper Text Transfer Protocol Daemon) から構成されており、Web ブラウザでのユーザーインターフェースを実現している。下位層のソフトウェアは、データリンク層の処理を実現している。

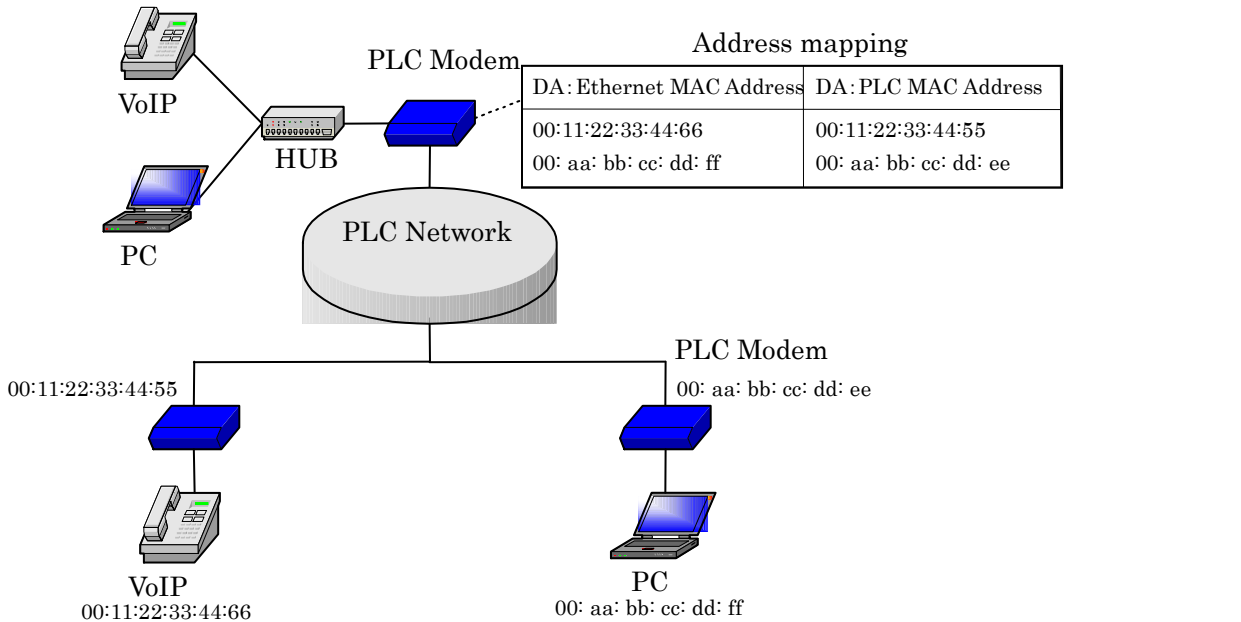
第 12 図の黒色枠内に、本ソフトウェアの通信プロトコルにおける位置づけを明記する。



第 12 図 通信プロトコルでの位置づけ

## 4.2 アドレス解決処理

アドレス解決処理は、第 13 図に示すように、宛（あて）先 Ether 機器 MAC アドレスと宛先 PLC モデム MAC アドレスの関連づけをモニタリングし、PLC モデムと Ether 機器のアドレス関連づけを随時更新する。



第 13 図 アドレス解決処理

## 5. まとめ

以上述べたように、高速電力線通信（HD-PLC）の技術は、PHY には Wavelet OFDM 技術を使用し、高い周波数利用効率化とフレキシブルノッチを実現した。MAC では、QoS 技術により、AV 伝送や VoIP（Voice over Internet Protocol）など異なるアプリケーションの高速伝送を達成し、安定かつ高セキュリティな「どこでもリンク」で優位性を確保することができた。